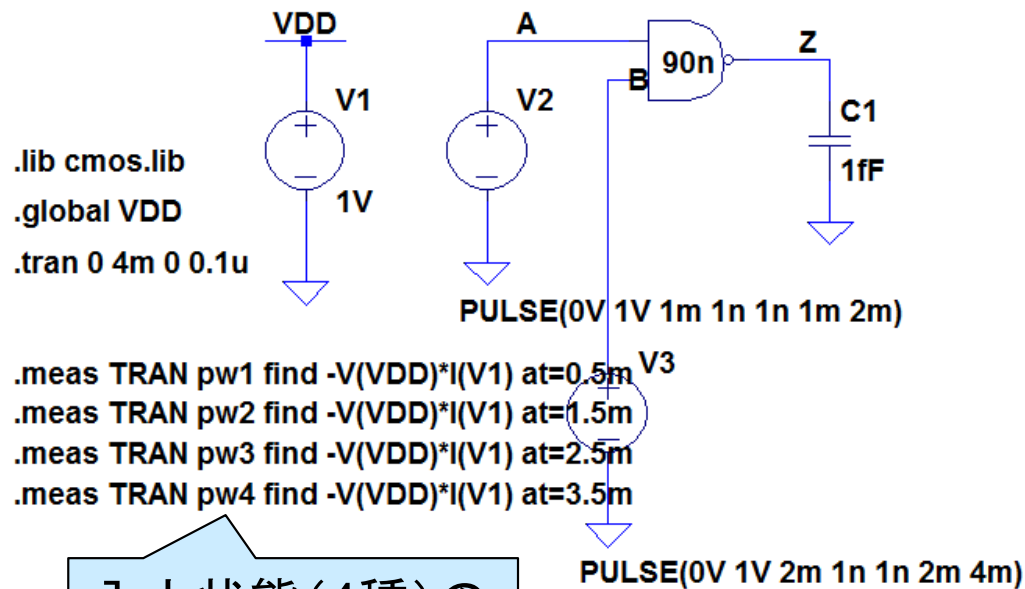


演習6. 2. 1

- CMOS 1 μ mテクノロジーとCMOS50nmテクノロジーそれぞれについて、NANDゲート一個のリークによる消費電力を回路シミュレーションにより求めよ。50nmテクノロジーのNAND回路は、作成済みのNAND(1 μ mテクノロジー)をコピーして下記のようにパラメータを修正せよ。



入力状態(4種)の消費電力を測定

param.	n-ch	p-ch
Model	N_50n	P_50n
L	50n	50n
W	250n	750n
AD	0.038p	0.113p
AS	0.038p	0.113p
PD	550n	1050n
PS	550n	1050n
M	4	1