

2. 1 MOSFETの機能と構造

MOSFETの動作原理

2. 1. 1 pn接合

不純物による電気伝導の制御(1)

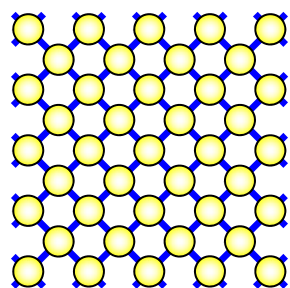
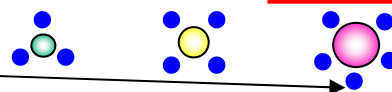
ドーピング(Dope):
不純物を混ぜること

	III	IV	V	
	B	C	N	
	Al	Si	P	
	Ga	Ge	As	
	In	Sn	Sb	

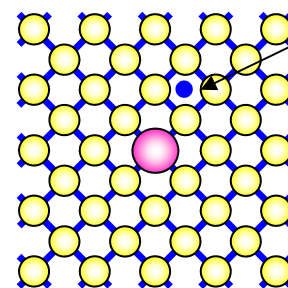
※ 結合電子と区別するため移動できる電子は自由電子と呼ばれる。以後、省略して単に「電子」と呼ぶ

結合に関与しない余った電子(自由電子: Free Electron) ※

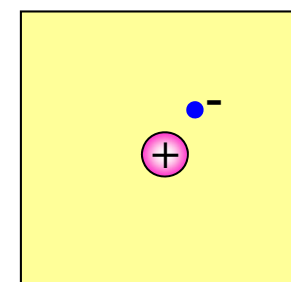
電子(青色)



Siの結晶の模式図

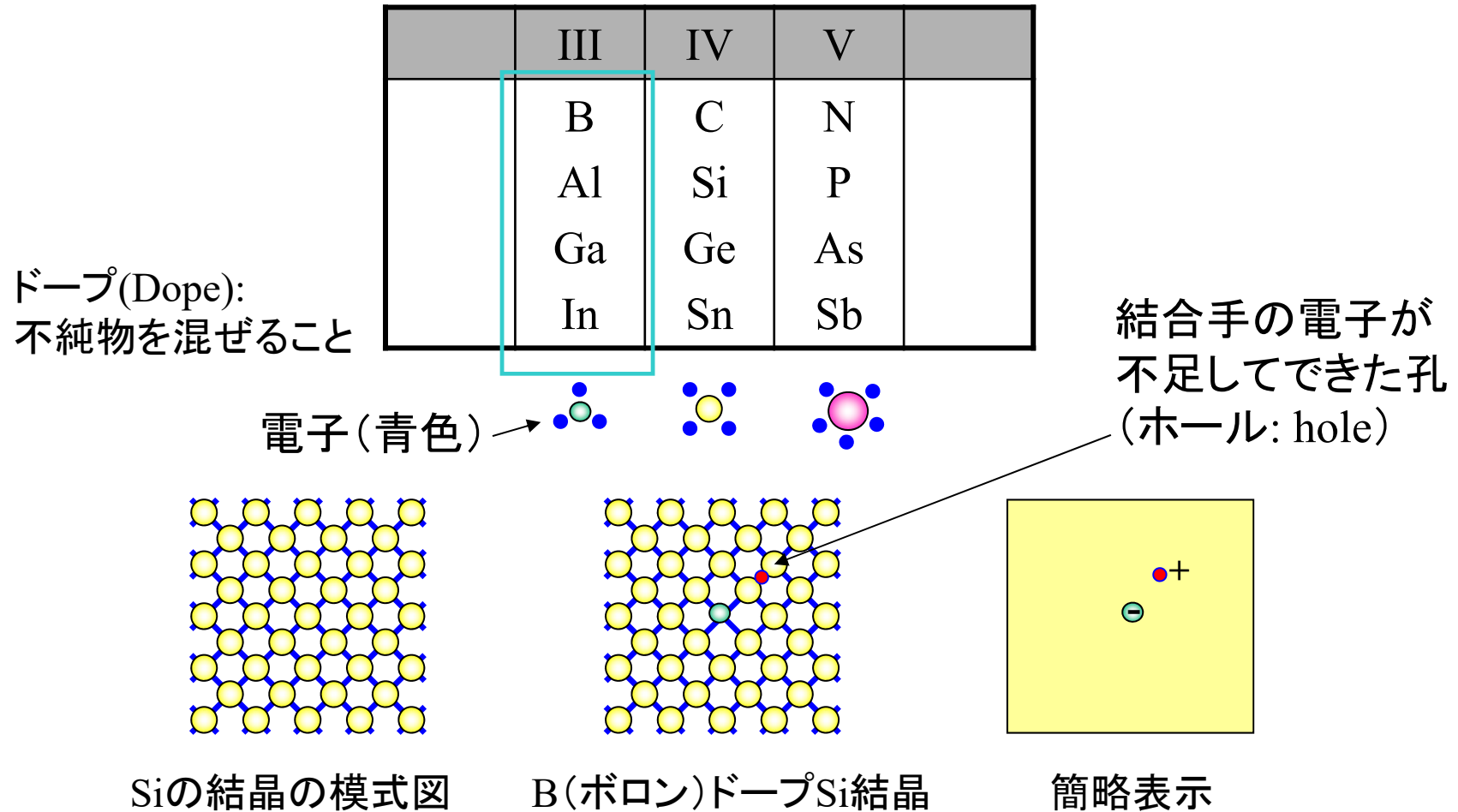


P(リン)ドーピングSi結晶

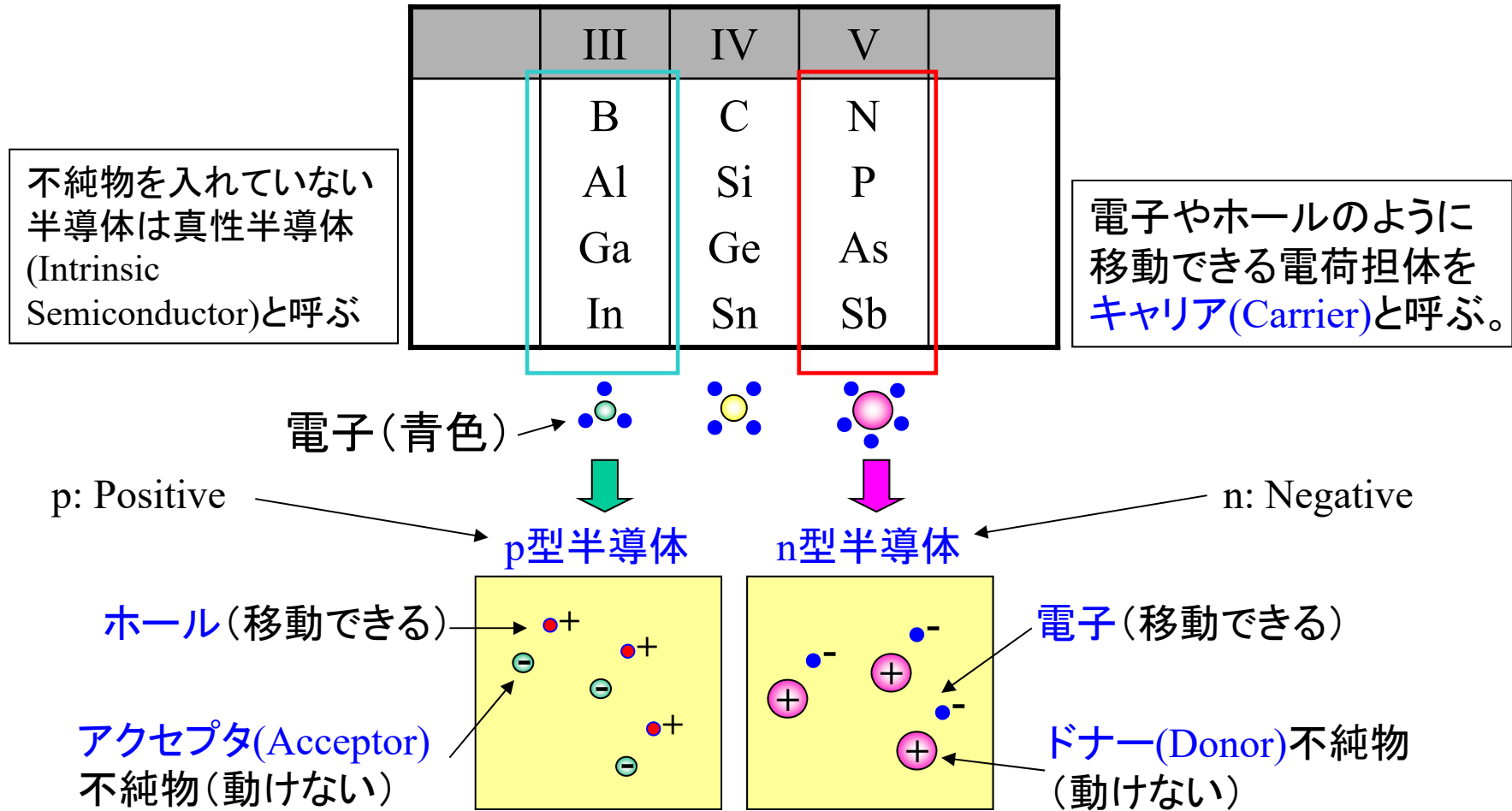


簡略表示

不純物による電気伝導の制御(2)



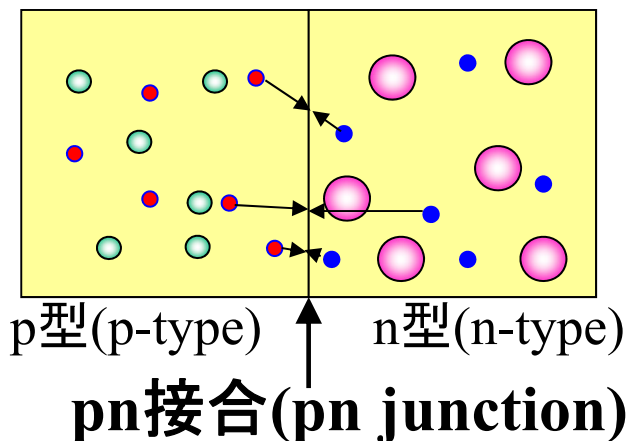
不純物による電気伝導の制御(3)



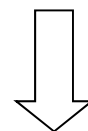
キャリアは不純物の数と同じ数だけ発生するが不純物は動けないことに注意 5

pn接合の構造(1)

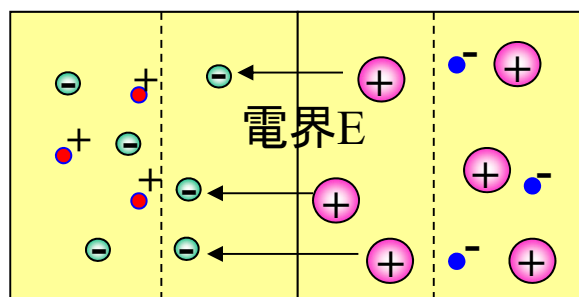
シリコンの中で、p型領域とn型領域が接したところをpn接合と呼ぶ



pn接合の付近では、電子とホールがぶつかって再結合する(自由電子がホールを埋めて消える)



電荷を持ったアクセプタとドナーが残るので内部電界Eが発生

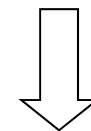


$$\frac{dE}{dx} = \frac{\rho(\text{単位体積当たりの電荷})}{\epsilon_0 \epsilon_{Si}}$$

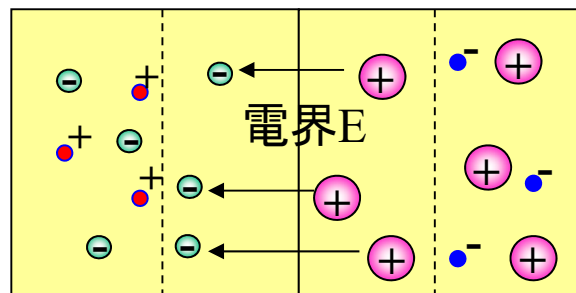
(ガウスの法則)

電子とホールが再結合した領域(空乏層)

pn接合の構造(2)



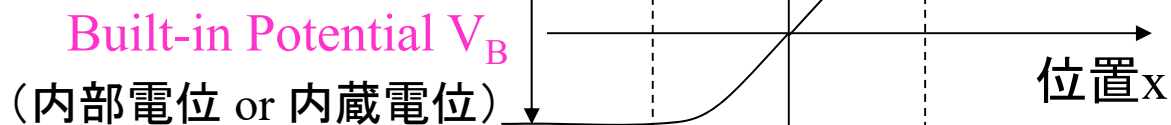
内部電界が発生したの
で、内部電位 V_B が発生



$$E = -\frac{dV}{dx}$$

$$dV = -E \cdot dx$$

p-type (電荷中性) 電位 V n-type (電荷中性)



n-type側が正電位になる。
但し、電流は流れない。

エネルギーの単位

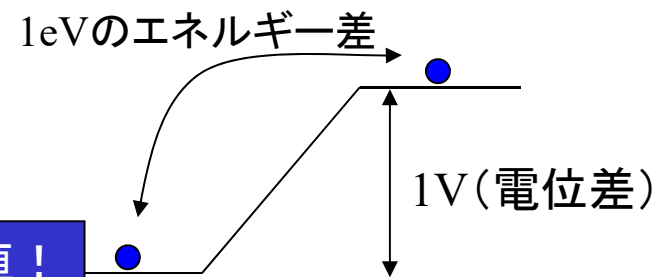
- 電子やホールエネルギー単位は、ジュール(J)ではなく、エレクトロンボルト (eV) が使用されることが多い

eVは、-1Vの電位差だけ電子を移動させるのに必要な位置エネルギーで表される。

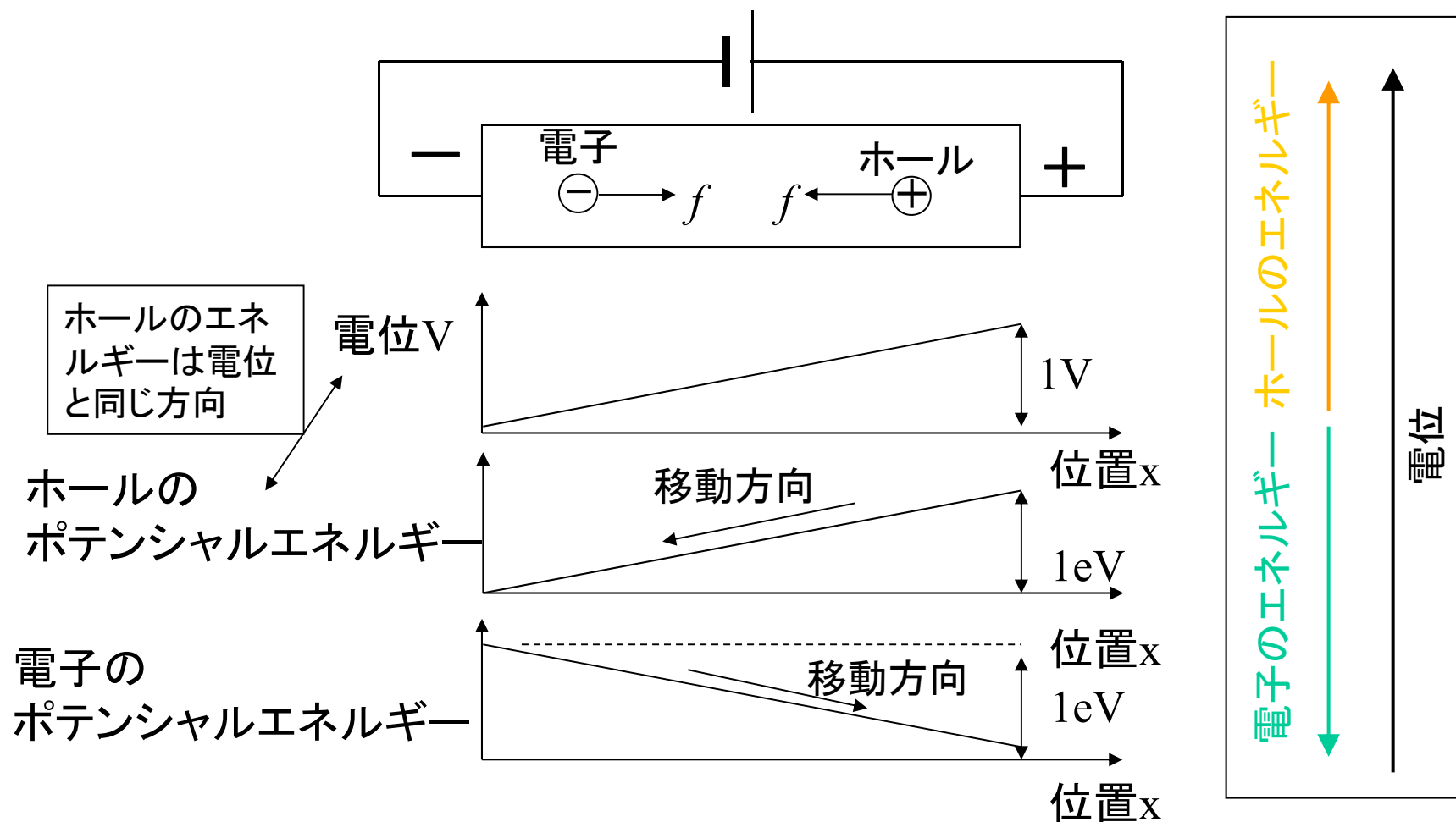
$$\begin{aligned} 1 \text{ (eV)} &= (-1.60 \cdot 10^{-19} \text{クーロン}) \times (-1 \text{V}) \\ &= 1.60 \cdot 10^{-19} \text{ (J)} \end{aligned}$$

電位差とeVの絶対値は同じ値！

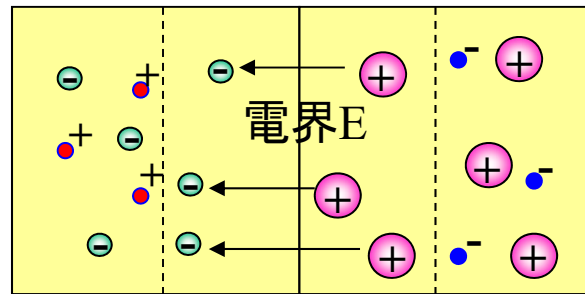
ただし、表す物理量は異なる



電子とホールのパテンシャルエネルギー

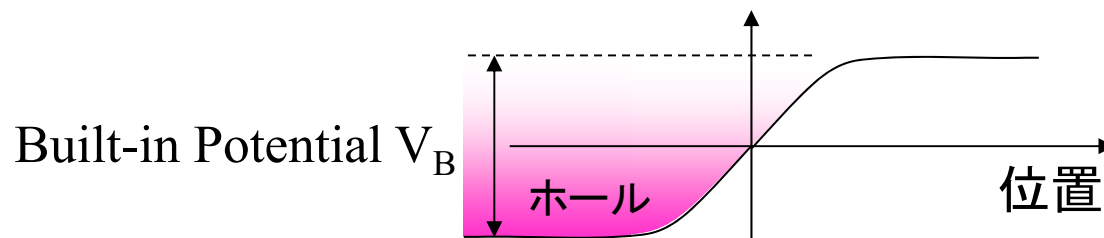


pn接合の電子・ホール分布

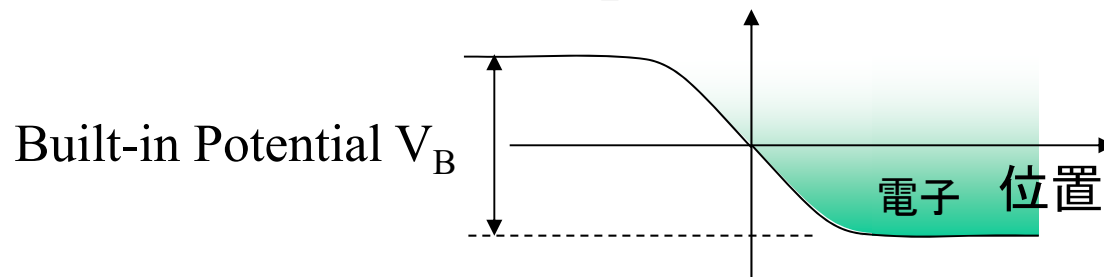


p-type n-type

ホールのエネルギー

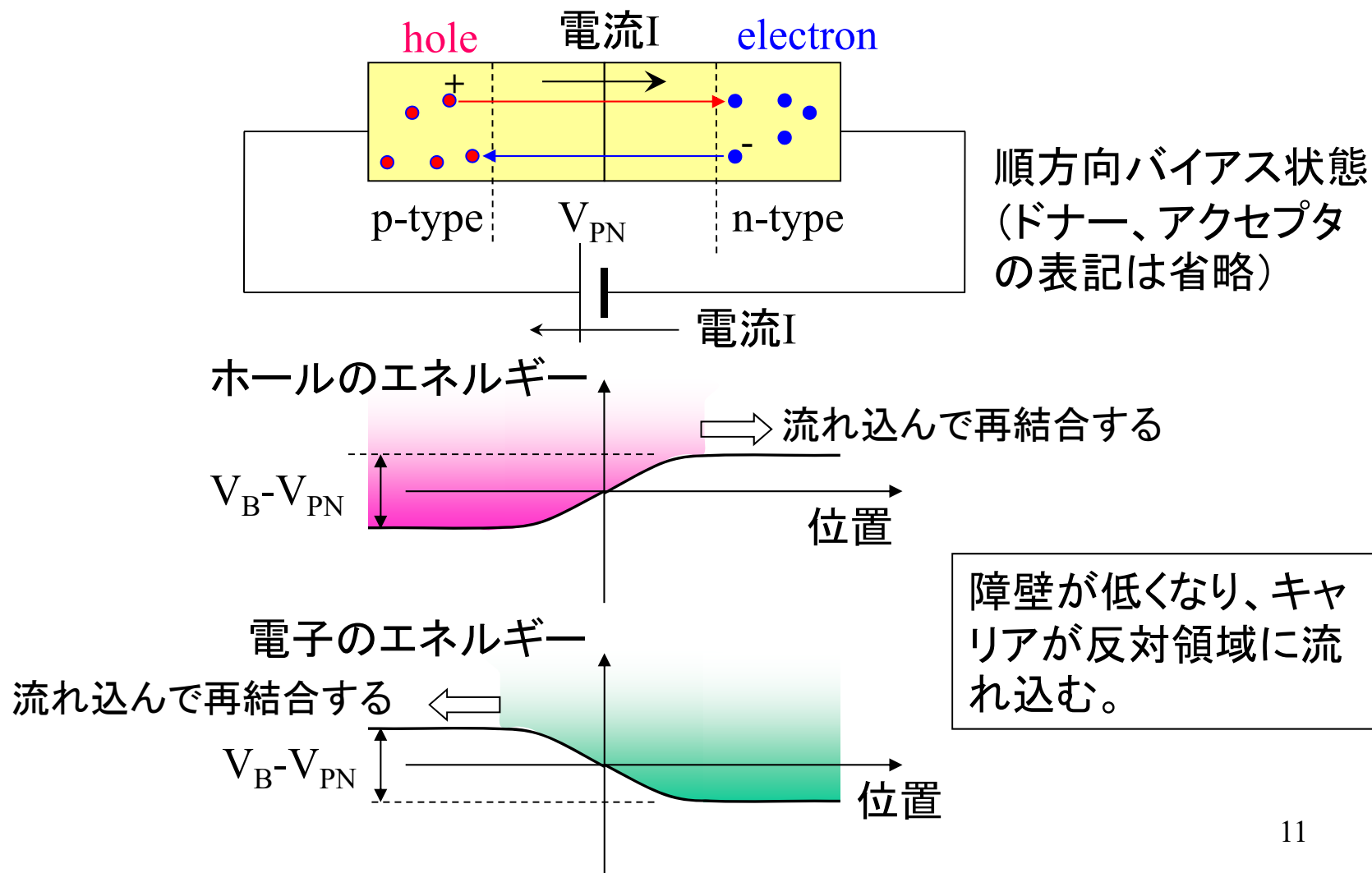


電子のエネルギー

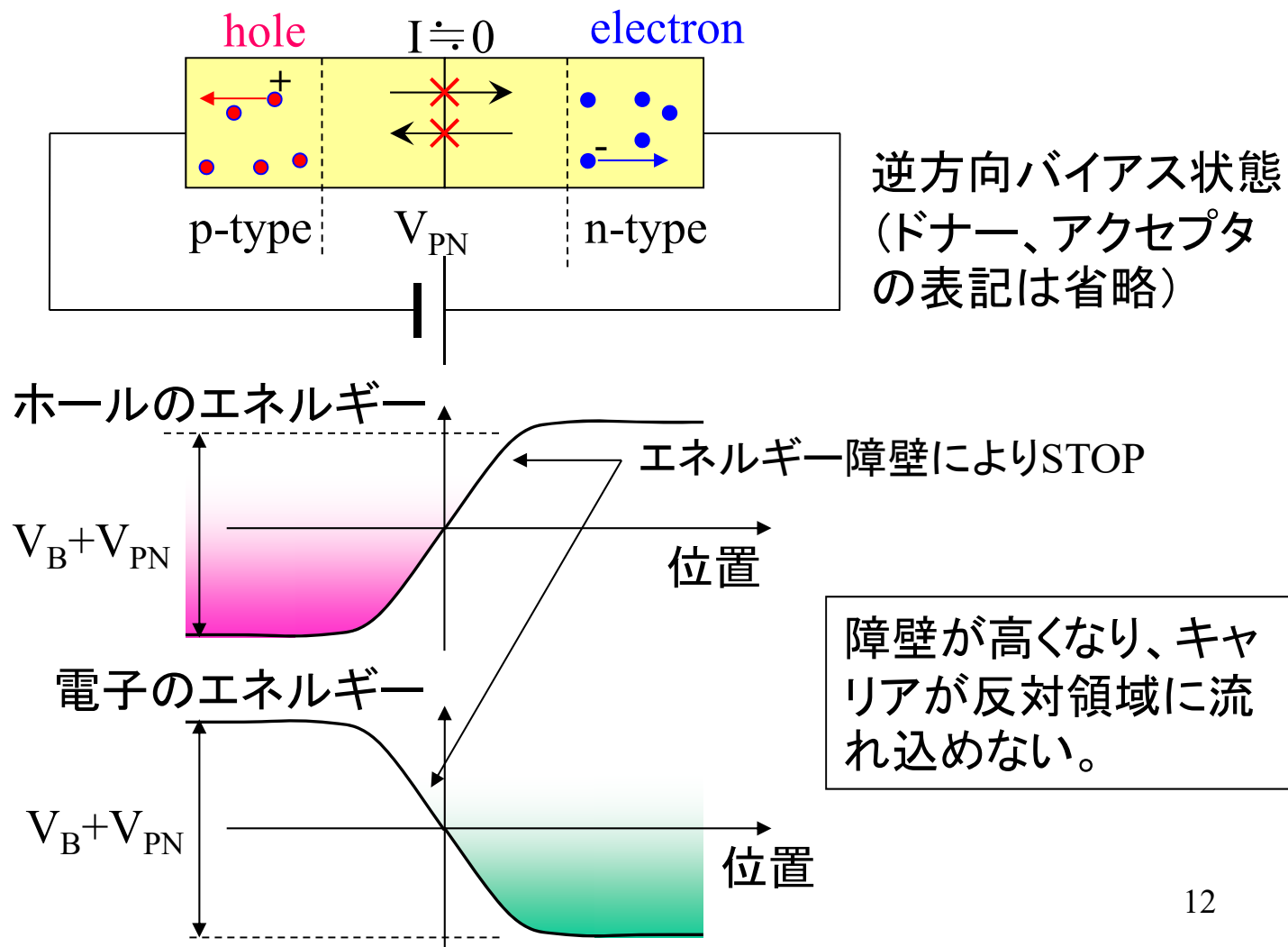


室温(300K)では、
キャリアは、ポテン
シャルエネルギーの
低い領域に溜まって
いる。

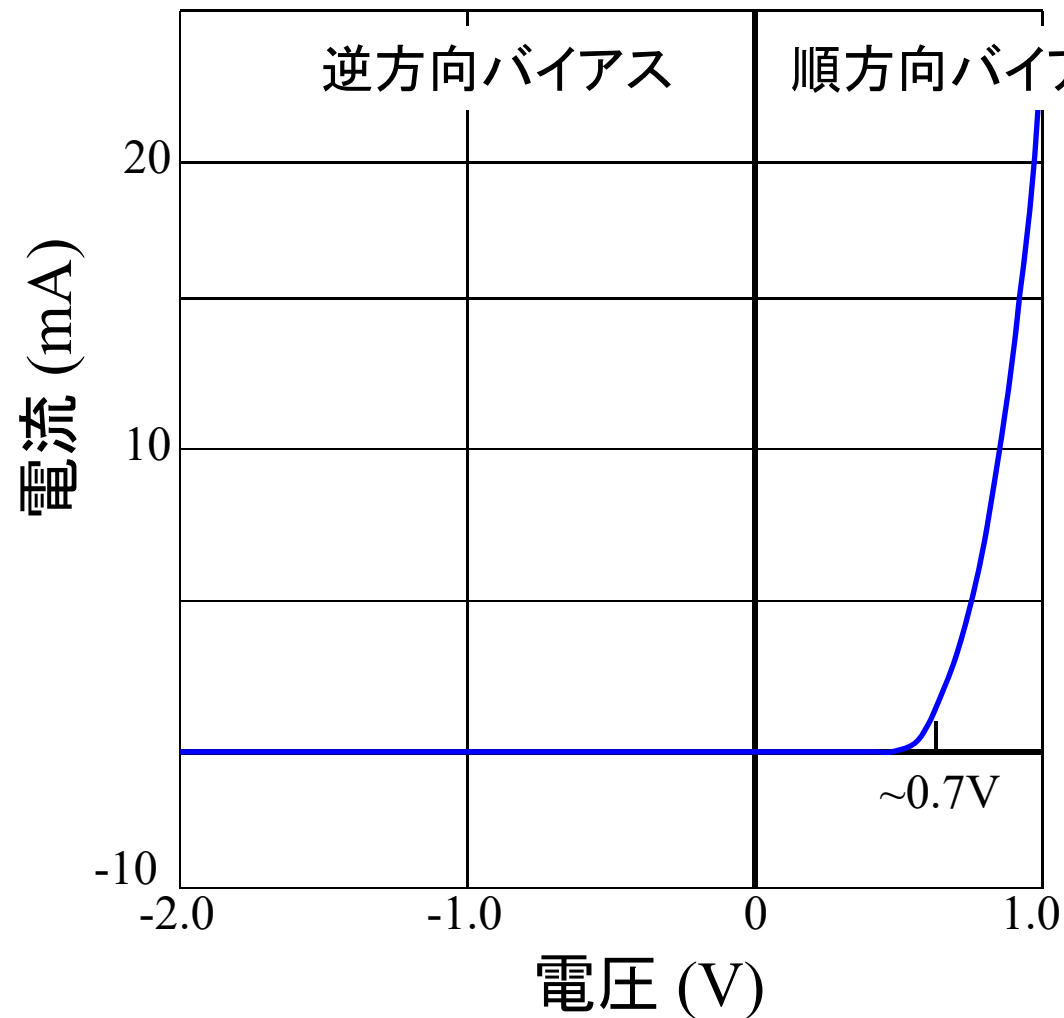
pn接合の電流-電圧特性(1)



pn接合の電流-電圧特性(2)



pn接合の電流-電圧特性(3)



電流-電圧特性モデル式

$$I_{PN} = I_S \left(e^{\frac{q \cdot V_{PN}}{k \cdot T}} - 1 \right)$$

k : ボルツマン定数 ($8.62 \cdot 10^{-5}$ eV/K)

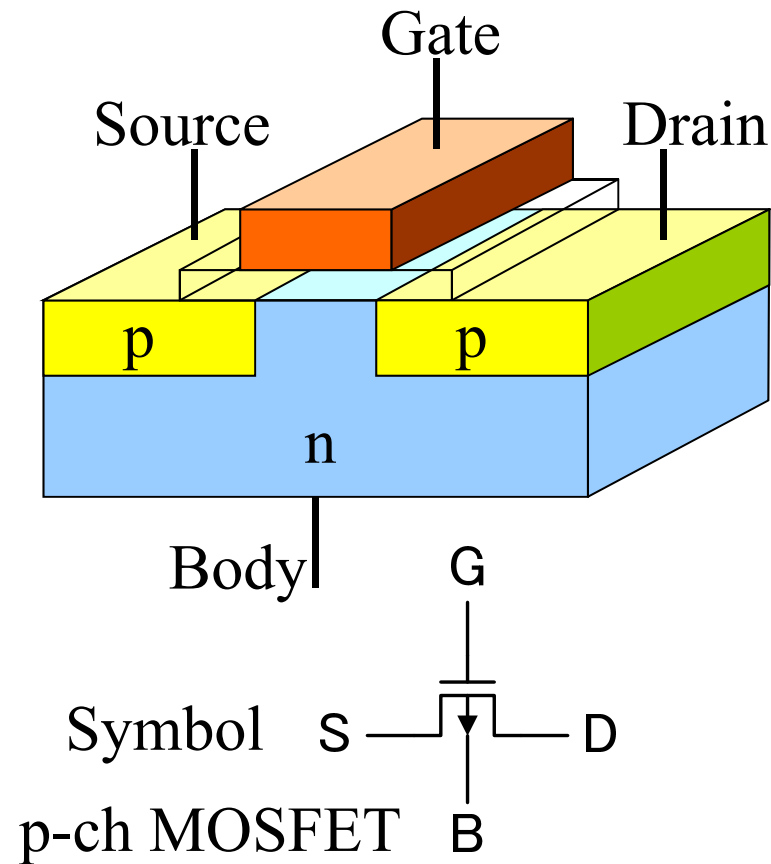
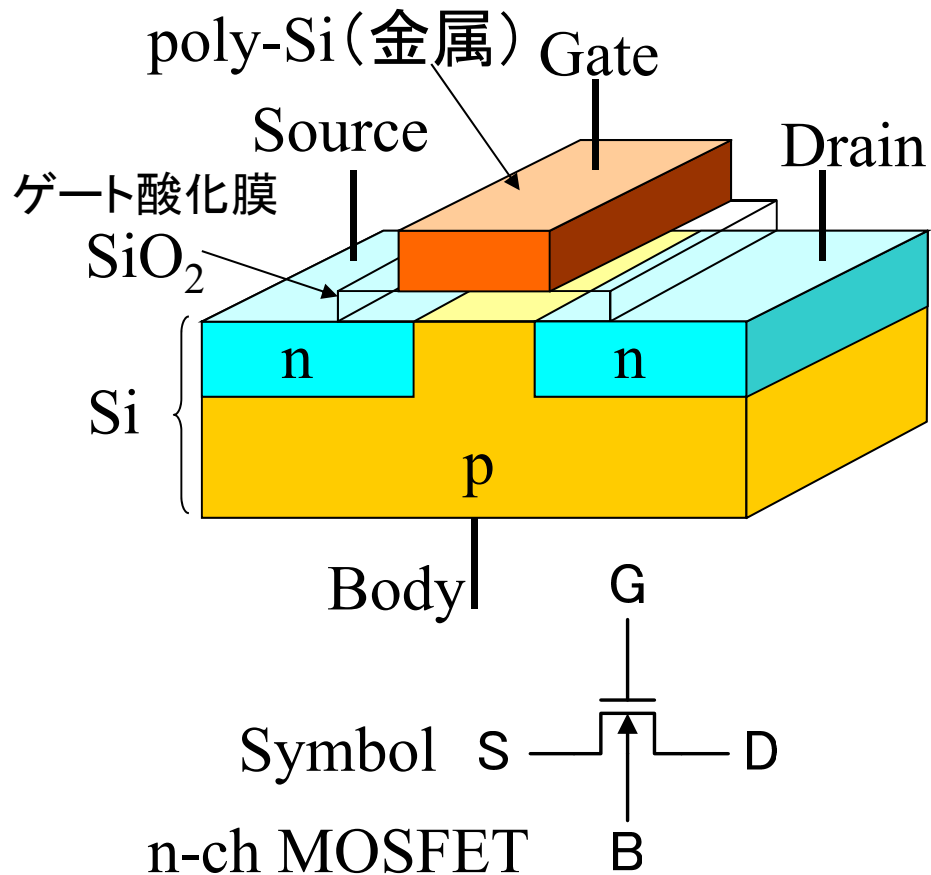
q : 電子電荷 ($1.60 \cdot 10^{-19}$ coulomb)

I_S : 飽和電流 (A)

2. 1. 2 MOSFETの構造

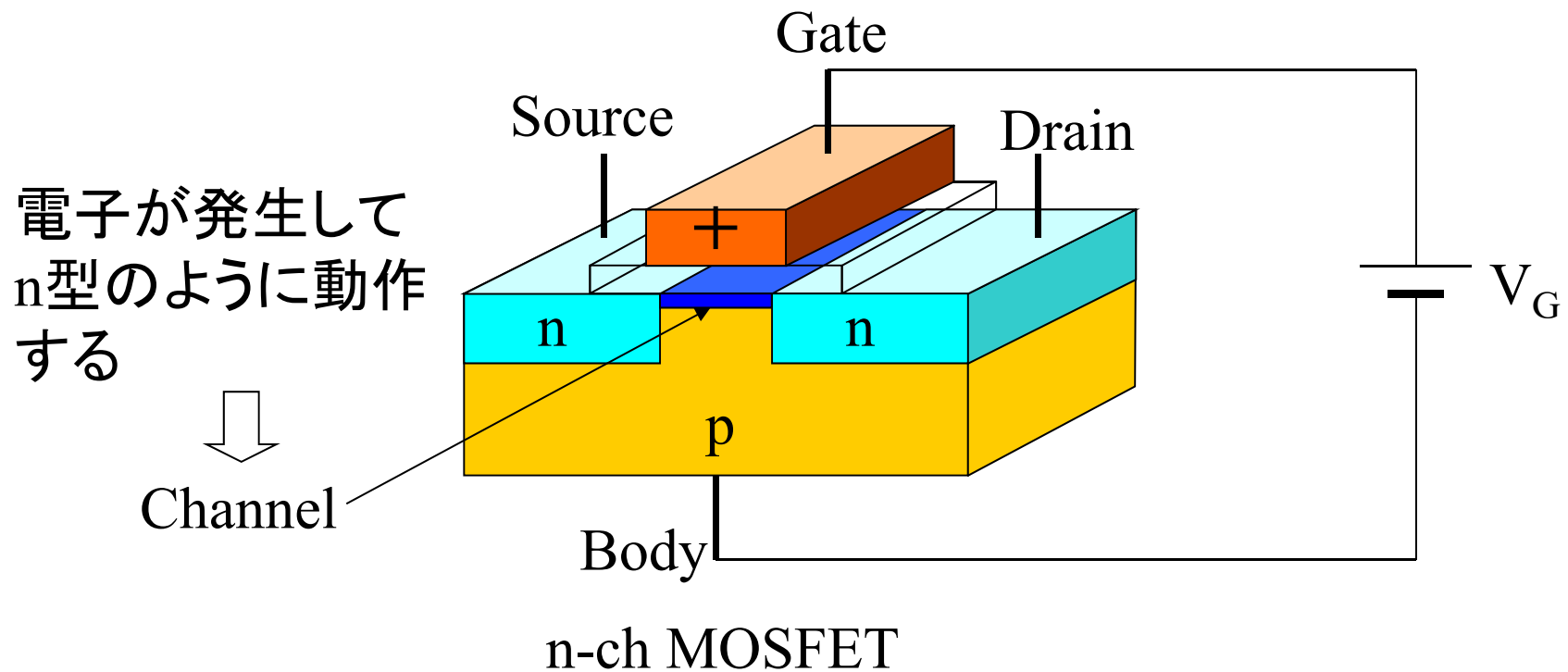
MOSトランジスタ (MOSFET) の構造

MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor)



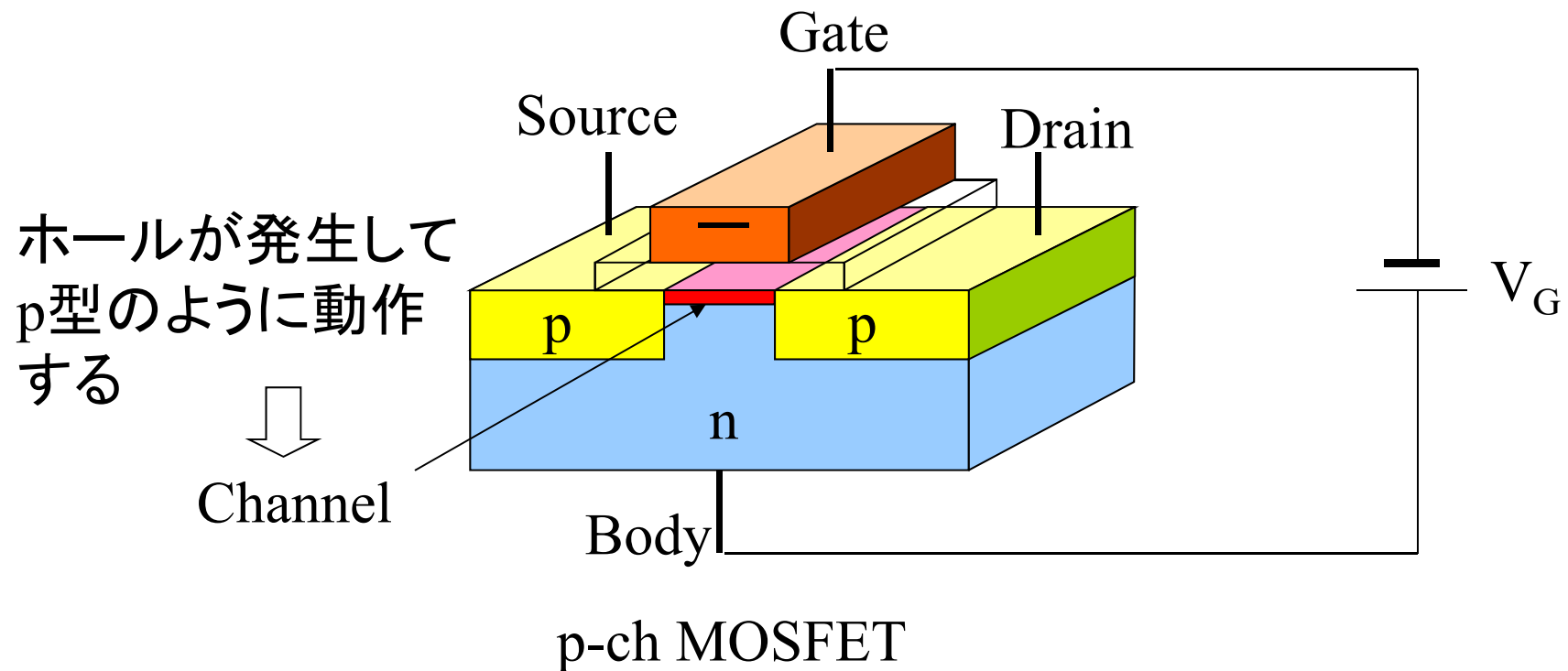
G, B電極の役割(1)

- ゲート電圧 V_G の印加によりゲートの下の SiO_2/Si 界面(MOS界面と呼ぶ)に電子が発生(チャンネルと呼ぶ)し、ソース-ドレインの間を導通させる



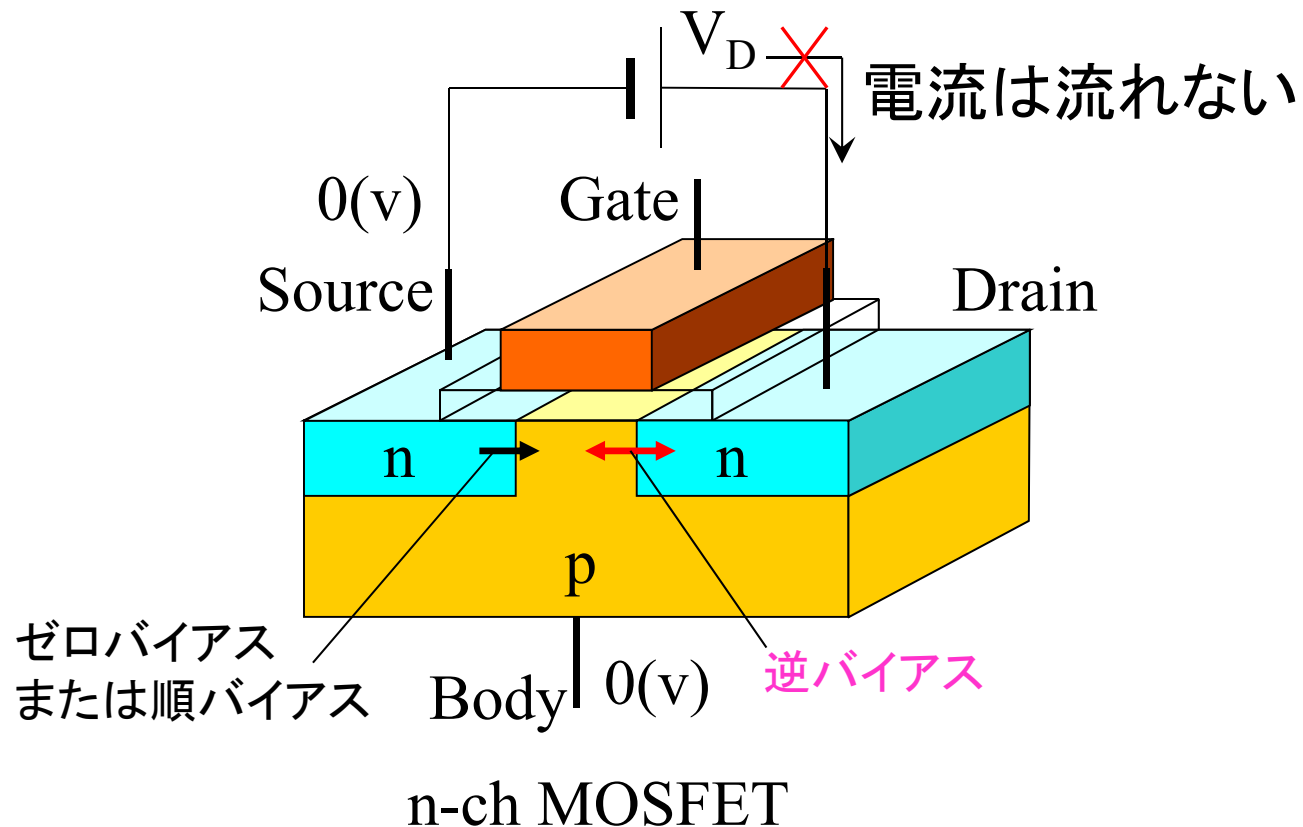
G, B電極の役割(2)

- ゲート電圧 V_G の印加によりゲートの下の SiO_2/Si 界面(MOS界面と呼ぶ)にホールが発生(チャネルと呼ぶ)し、ソース-ドレインの間を導通させる



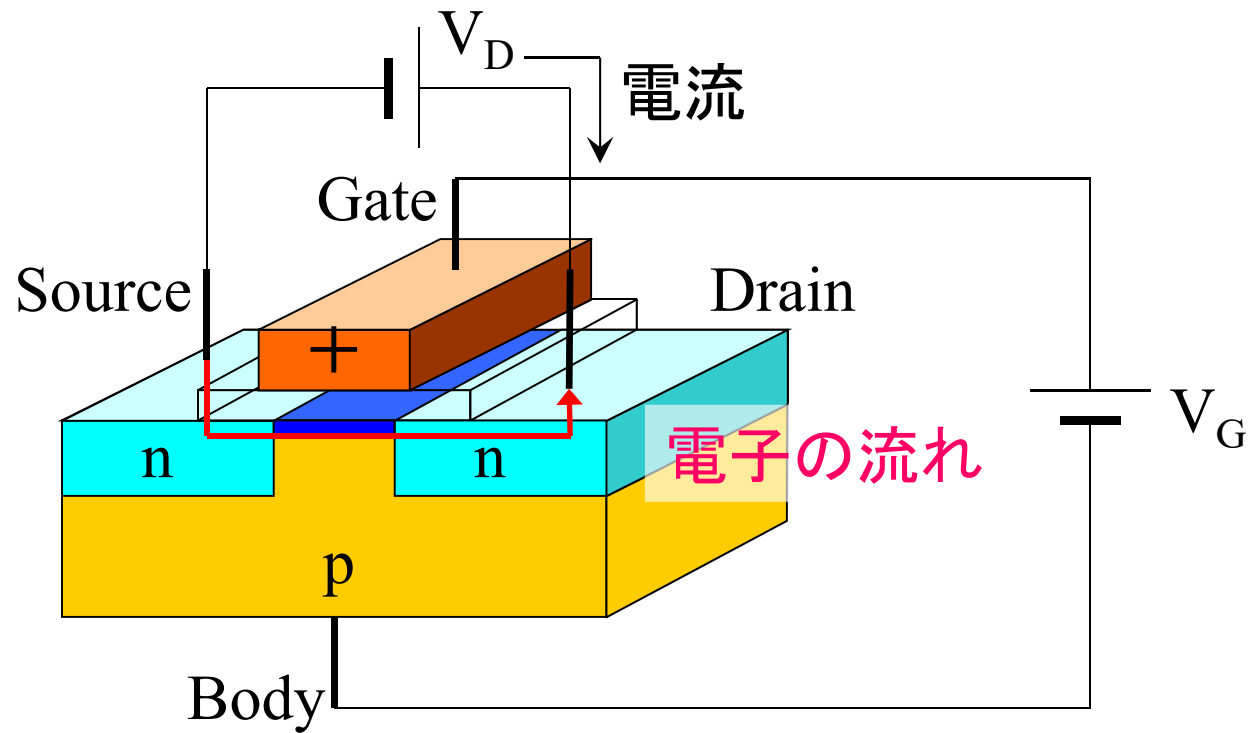
D, S電極の役割(1)

- チャンネルがない状態でソース-ドレインに電圧を加えるとDrainのpn接合が電流を妨げる



D, S電極の役割(2)

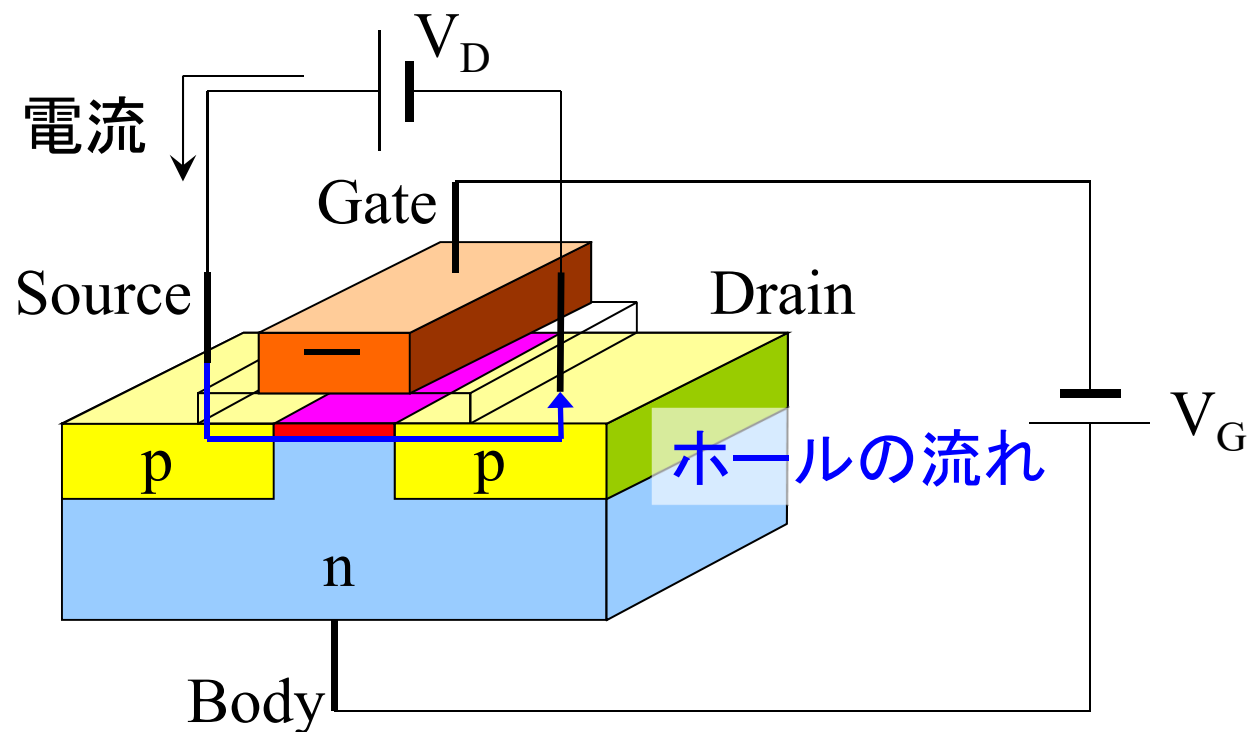
- チャンネルが発生した状態でソース-ドレインに電圧を加えると電子による電流が流れる



n-ch MOSFET

D, S電極の役割(3)

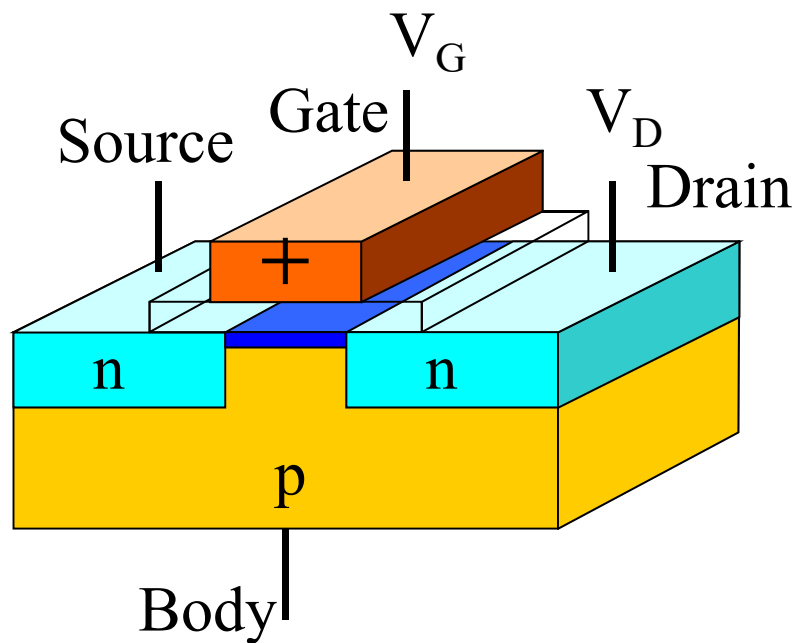
- チャンネルが発生した状態でソース-ドレインに電圧を加えるとホールによる電流が流れる



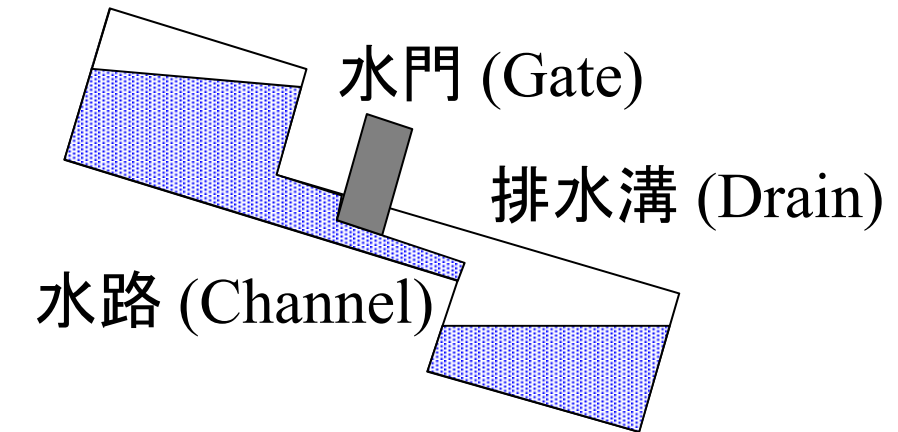
p-ch MOSFET

電極名の由来

【参考】 Transistor =Trans- resistor



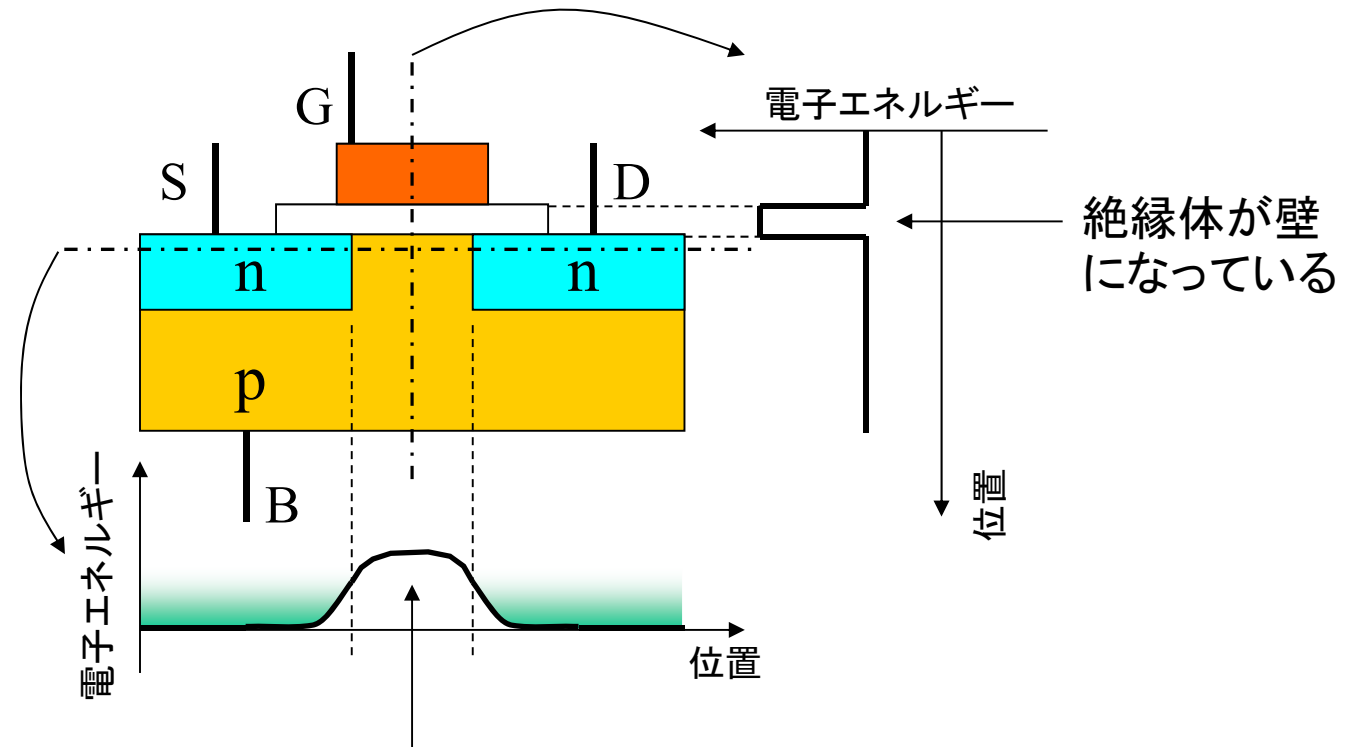
水源 (Source)



電子・ホール分布による動作の理解(1)

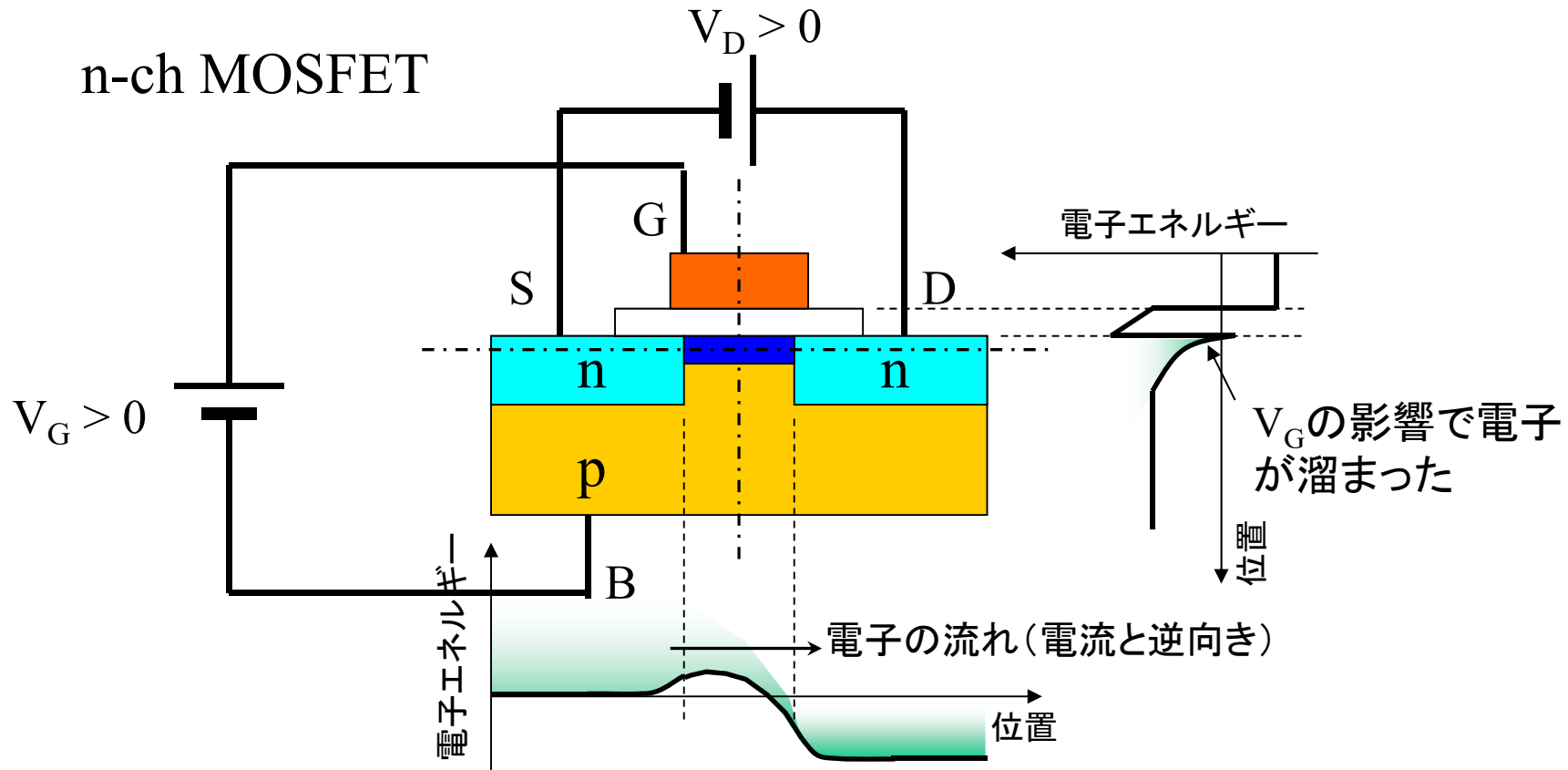
n-ch MOSFET

ゼロバイアス状態



pn接合のBuilt-in Potentialが障壁になってS, D間は導通しない

電子・ホール分布による動作の理解(2)



pn接合のBuilt-in Potentialが障壁が低くなってS, D間が導通