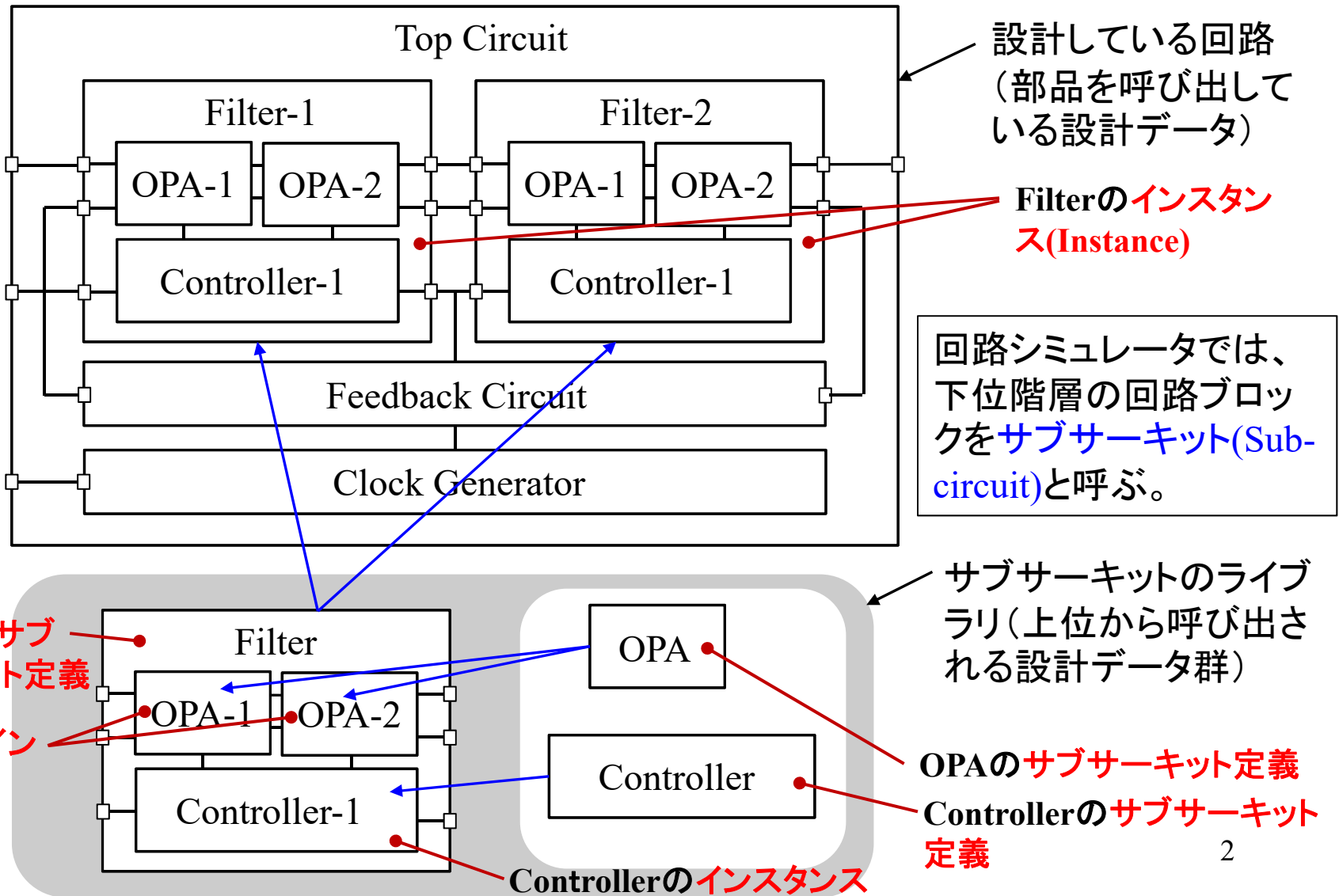


## 1.2 回路の階層とモデル

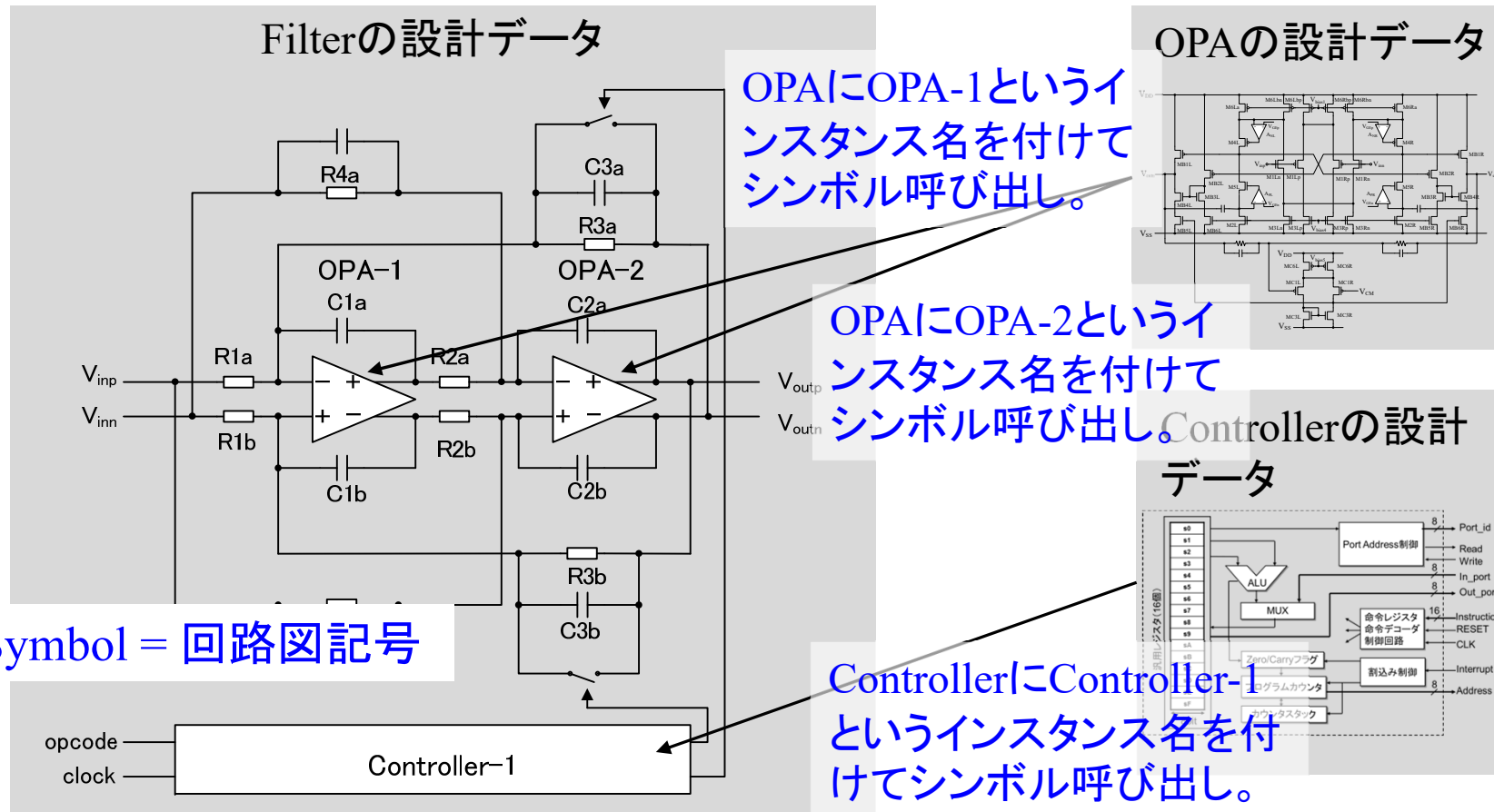
実際のシステムに使われる回路は非常に複雑だが、簡単な要素回路の組み合わせに分解することができる。そのための仕組みが階層化である。このため、要素回路の仕組みと動作を理解することが、上位のシステム全体を理解することに繋がる。階層のことをHierarchyと呼ぶ。

# 回路の階層構造とサブサーキット



# 階層構造の回路図イメージ

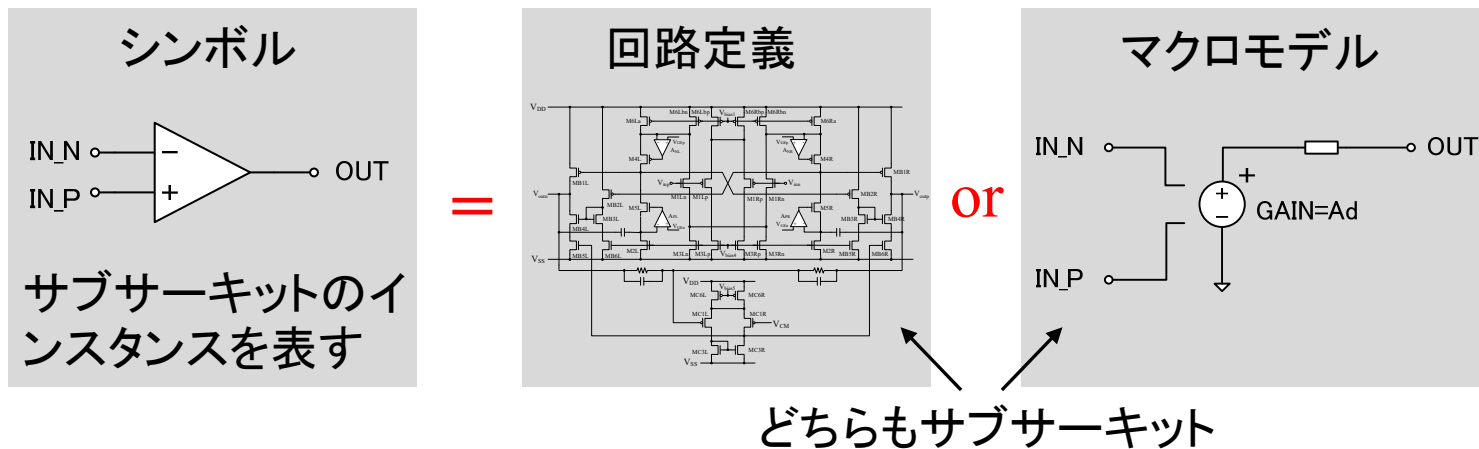
シンボルとして呼び出し ← インスタンス化(名前付け) ← 定義



サブキットを呼び出すためにはインスタンス名とシンボルが必要。

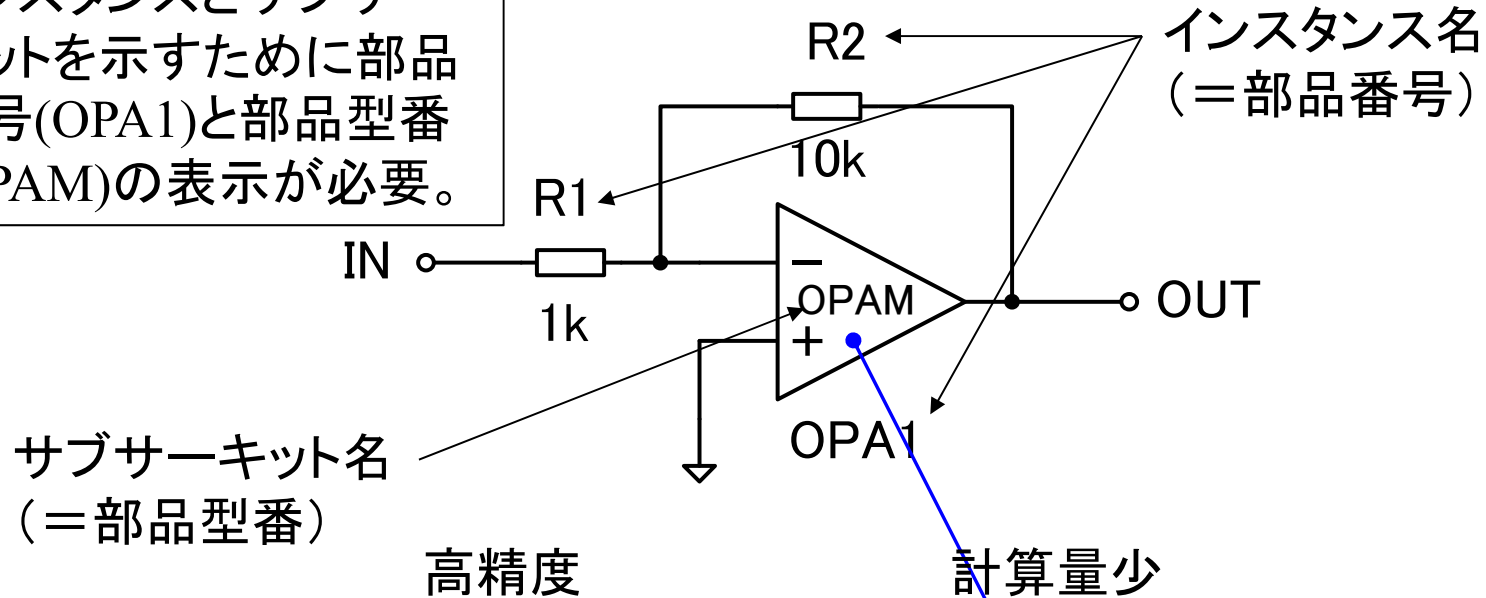
# マクロモデル

- サブサーキットの等価回路や特性計算式による表現をマクロモデルまたはビヘイビアモデル(Behavior model)と呼ぶ
  - 前ページのFilterのシミュレーションを行う際に、OPAのトランジスタ回路を呼び出してはよいが、トランジスタ数が多いためシミュレーションには膨大な時間がかかる(通常、OPA1個は100個以上のトランジスタで構成されている)
  - OPAの機能は、 $OUT = Ad * (IN_P - IN_N)$ で表すことができる。機能や特性を数式で表現した、簡易的なマクロモデルを使用することで、計算量を大幅に削減することができる
  - 半導体メーカーは、自社の半導体製品のマクロモデルまたはHDLモデルを公開している(提供していないメーカーも多いが)
  - 回路シミュレータでは、回路定義とマクロモデルのどちらもサブサーキットと呼ぶ

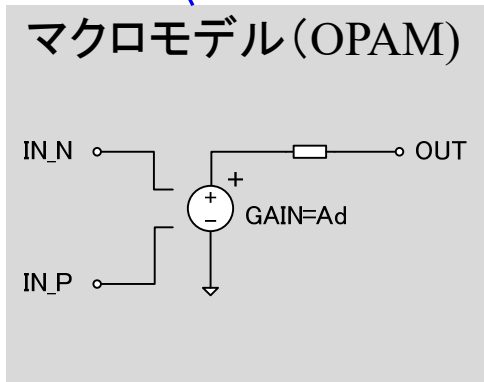
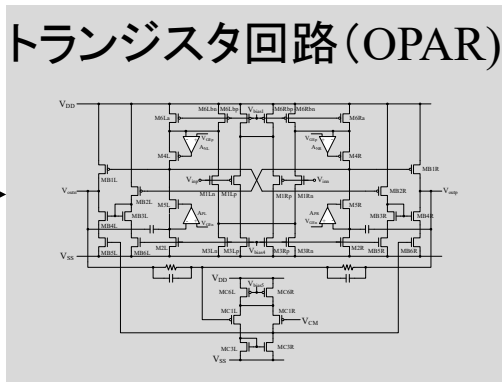


# マクロモデルの使用例

インスタンスとサブサーキットを示すために部品番号(OPA1)と部品型番(OPAM)の表示が必要。



自分でOPAを設計した場合は、このデータがあるので差し替えが可能。



半導体メーカーは、こちらだけしか提供しない(なければ自分で作成する)。

実際の回路とマクロモデルを同じサブサーキット名とし、別の属性で見分けているシミュレータもある。<sup>5</sup>

# 1.2節のまとめ

- 回路は階層的に設計される
  - 回路シミュレータは、回路をサブサーキットとして定義し、インスタンス化により呼び出す仕組みを持っている
  - インスタンス化するためには、インスタンス名とシンボルが必要(ネットリストを直接作成する場合はシンボルは不要)
  - メーカーの半導体製品のサブサーキットとして、マクロモデルが提供されていることが多い
  - マクロモデルが提供されてなければ自分で作ることもできる(特別な専門知識は必要ない)
- サブサーキットの表現にはトランジスタ回路記述とマクロモデルがある
  - トランジスタ回路記述は、トランジスタの特性から計算するため高精度だが、計算時間が長い
  - マクロモデルは、簡単な数式で記述されているので、シミュレーション精度は高くないが、計算時間は短い
  - トランジスタ回路記述とマクロモデルは、必要に応じて使い分ける